

Mikroelektronikkprisen 2014

Hvert år deler bladet Elektronikk og foreningen Mikroelektronikkforum ut en pris for beste masteroppgave innen mikroelektronikkonstruksjon ved Institutt for elektronikk og telekommunikasjon, NTNU. Prisen for 2014 gikk til Even Låte for hans oppgave «Transaction Level Modeling of a PCI Express Root Complex».

Av Per Gunnar Kjeldsberg

Moderne serverparker for behandling av store datamengder har gjerne en mikroarkitektur bygget opp rundt bussarkitekturen PCI Express (PCIe). Når det skal designes nye endepunktskomponenter for tilkobling til en slik buss er det meget nyttig å ha en transaksjonsmodell av arkitekturen. Dette muliggjør tidlig simulering av systemets oppførsel.

Transaksjonsnivåmodell

I arbeidet sitt har Låte utarbeidet en detaljert SystemC transaksjonsnivåmodell av et såkalt Root Complex (RC) i PCIe. For å kunne modellere tidskomponenter som jitter og latens har han eksperimentert med et virkelig maskinvareoppsett av PCIe og logget betydelige datamengder, samt analysert disse statistisk. Han har så utført omfattende eksperimenter for å verifisere RC transaksjonsmodellen. Modellen legger stor vekt på tidsnøyaktighet og er dermed langt mer realistisk med tanke på latens og jitter enn modeller som benyttes i dag. Du finner en artikkel et

annet sted her i bladet der han selv beskriver arbeidet sitt.

Kjennelsen

I følge juryen har Even Låte gjennomført et særdeles godt arbeid. I løpet av den begrensede perioden for en masteroppgave har han satt seg inn i et tema på siden av det som normalt dekkes av hans fagkrets. Han har utført et meget betydelig praktisk arbeid som så er særdeles godt beskrevet i en velformulert og meget godt strukturert masteravhandling. Avhandlingen presenterer komplisert stoff på en lettlest og tilgjengelig måte.

15.000 kroner

Prisen ble delt ut under Elektronikk- og teknologidagen som tredjeklassestudentene ved Institutt for elektronikk og telekommunikasjon (IET) arrangerte 27. januar i år. I tillegg til et diplom, består prisen av en sjekk på 15.000 kroner. Faglærer og veiledere på oppgaven har vært henholdsvis Snorre Aunet ved IET og Morten Schanke og Håkon Bugge ved Oracle Norway i Oslo. Juryen besto av



Prisvinner Even Låte. Foto: Stian Låte

Knut Grythe (SINTEF IKT) og Per Gunnar Kjeldsberg (NTNU). Even Låte er i dag PhD-student ved NTNU.

Mikroelektronikkforum

Bladet Elektronikk er naturligvis kjent for alle dets lesere. Den andre prisgiveren, Mikroelektronikkforum, består av en gruppe bedrifter som gjennom en årrekke har samarbeidet med Institutt for elektronikk og tele-

kommunikasjon for å få til et så godt studium som mulig innen mikroelektronikk ved instituttet. Mikroelektronikkforum er i dag en del av Nettverket Elektronikk og Kybernetikk som på tilsvarende vis jobber for studie-kvalitet og studentrekruttering ved studieretning for Elektronisk systemdesign og innovasjon og ved studieretning for Kybernetikk og robotikk.

Ny UltraScale-familie fra Xilinx

Xilinx har lansert sin nye 16nm UltraScale+-familie av FPGA, 3D-kretser og MPSoC. Disse kombinerer nytt minne, multiprosesserings- og SoC (MPSoC)-teknologier.

For enda høyere ytelse og integrasjon, er familien utstyrt med en ny teknologi for koplestekt-kalt SmartConnect.

Med dette nye tilskuddet er spenner UltraScale-familien fra 20nm til 16nm FPGA, SoC og 3D-kretser. I følge leverandøren er også ytelse pr watt forbedret takket være TSMCs 16FF+ FinFET 3D-transistorer. Ytelsen pr watt skal ligge to til fem ganger høyere enn 28nm-kretser.

På minnesiden er det UltraRAM som løser en av flaskehalsene som bremser ytel-

sen i FPGAer og SoC. Dette er løst ved SRAM-integrasjon. Det innbærer at det er integrert mye innvevd minne svært nær prosesseringsenhetene.

UltraRAM kan skaleres opp til 432 Mbit i forskjellige konfigurasjoner.

Den nye arkitekturen går inn i UltraScale-familien som består av Virtex, Zynq og Kintex.

